

Configuration of fuses in semiconductor structures with Cu metallization

Patent Number: ☐ US2002100957
Publication date: 2002-08-01
Inventor(s): RUSCH ANDREAS (DE); MOECKEL JENS (DE)
Applicant(s):
Requested Patent: ☐ DE19926499
Application Number: US20010013256 20011210
Priority Number(s): DE19991026499 19990610; WO2000DE01897 20000609
IPC Classification: H01L29/00
EC Classification: H01L23/525F, H01L23/532M1C
EC Classification: H01L23/525F; H01L23/532M1C
Equivalents: ☐ WO0077853

Abstract

A configuration of fuses in a semiconductor structure having Cu metallization planes is provided. The semiconductor structure has an Al metal layer on the topmost interconnect plane for providing Al bonding pads. The fuses are configured as Al fuses and, in the semiconductor structure having Cu metallization planes, are provided above the diffusion barrier of the topmost Cu metallization plane but below a passivation layer



⑮ **BUNDESREPUBLIK
DEUTSCHLAND**



**DEUTSCHES
PATENT- UND
MARKENAMT**

⑫ **Offenlegungsschrift**
⑩ **DE 199 26 499 A 1**

⑤① Int. Cl. 7:
H 01 L 23/525

⑲ Aktenzeichen: 199 26 499.6
⑳ Anmeldetag: 10. 6. 1999
㉓ Offenlegungstag: 15. 3. 2001

DE 199 26 499 A 1

⑦① Anmelder:
Infineon Technologies AG, 81669 München, DE

⑦④ Vertreter:
Epping, Hermann & Fischer GbR, 80339 München

⑦② Erfinder:
Möckel, Jens, 01157 Dresden, DE; Rusch, Andreas,
01099 Dresden, DE

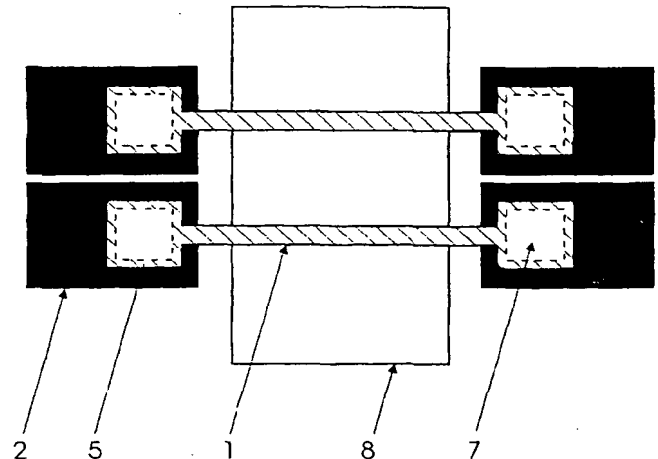
⑤⑥ Entgegenhaltungen:
US 57 31 624
US 56 63 590

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

Prüfungsantrag gem. § 44 PatG ist gestellt

⑤④ Anordnung von Fuses bei Halbleiterstrukturen mit Cu-Metallisierung

⑤⑦ Die Erfindung betrifft eine Anordnung von Fuses bei Halbleiterstrukturen mit Cu-Metallisierung, bei denen auf der obersten Leitbahnebene eine Al-Metallschicht für Al-Bondpads angeordnet ist. Die Erfindung ist dadurch gekennzeichnet, daß die Fuses als Al-Fuses (1) ausgebildet sind und bei der Cu-Metallisierungsebenen (2) aufweisen den Halbleiterstruktur über der Diffusionsbarriere der obersten Cu-Metallisierungsebene (2) und unter der Passivierungsschicht (4) angeordnet sind (Fig. 1).



DE 199 26 499 A 1

Beschreibung

Die Erfindung betrifft eine Anordnung von Fuses bei Halbleiterstrukturen mit Cu-Metallisierung, insbesondere für DRAM-, Logik- und eDRAM-Halbleiterbauelemente mit Cu-Metallisierungsebenen, die von Diffusionsbarrieren bzw. Passivierungsschichten umgeben sind und bei denen auf der obersten Leitbahnebene eine Al-Metallschicht zur Bereitstellung von Al-Bondpads angeordnet ist, die mit einer Passivierungsschicht abgedeckt ist.

Bei vielen Halbleiterbauelementen werden sogenannte Fuses verwendet, die in den meisten Fällen horizontal angeordnet sind und mit deren Hilfe beispielsweise eine nachträgliche Funktionsauswahl bzw. -anpassung des Halbleiterbauelementes ermöglicht wird. Derartige Fuses bestehen aus leitenden Bahnen, z. B. aus Polysilizium, oder Aluminium und werden meist mit Hilfe eines Lasers gezielt durchtrennt. Diese Fuses werden insbesondere bei DRAM-, Logik- und eDRAM-Bauelementen eingesetzt.

Nach dem gegenwärtigen Stand der Technik werden sämtliche Metallisierungsebenen aus Aluminium, oder teilweise auch aus Platin, Gold, oder auch Wolfram und/oder Polysilizium hergestellt, d. h. sämtliche Leitbahnen, Durchkontaktierungen und auch die Bondpads bestehen aus diesen Materialien, oder deren Legierungen, wie dies beispielsweise aus der US-Patentschrift Nr. 5,663,590 hervorgeht. Bei diesen Technologien handelt es sich um eine ausgereifte und sichere Technologie, deren Problemstellen sicher beherrscht werden. Allerdings setzt die Al-Technologie hinsichtlich der realisierbaren Strukturweiten und der Strombelastbarkeit Grenzen, d. h. die gegenwärtig erreichte Integrationsdichte kann mit Hilfe der Al-Technologie kaum weiter erhöht werden.

Aus diesem Grund ist ein zunehmender Übergang zur Cu-Technologie zu verzeichnen, bei der sämtliche Metallisierungsebenen aus Cu gefertigt werden. Das Aluminium wird also vollständig durch Kupfer ersetzt, was den besonderen Vorteil hat, daß entweder höhere Stromdichten oder wesentlich geringer Strukturweiten realisiert werden können. Ein Beispiel für die neue Cu-Technologie geht aus der US-Patentschrift Nr. 5,731,624 hervor.

Als nachteilig bei der Verwendung von Kupfer für die Metallisierung ist anzusehen, daß es notwendig ist, zusätzliche Diffusionsbarrieren oder Passivierungsschichten vorzusehen. Maßgeblich für den Übergang zur Cu-Metallisierung sind die bessere Performance, die höhere Strombelastbarkeit und die geringeren Kosten.

Folgende besondere Probleme erschweren den Einsatz von Kupfer für die Metallisierung. Beispielsweise stehen keinerlei Al-Leitbahnen für Fuses zur Verfügung. Grundsätzlich können die Fuses natürlich auch aus Cu gefertigt werden, was jedoch wesentlich kritischer ist, als bei Fuses aus anderen Materialien. So korrodiert Cu leicht bei Einwirkung von Feuchtigkeit und muß deshalb von einer besonderen Schutzschicht abgedeckt werden. Da Fuses jedoch mittels Laser oder auch elektrisch geöffnet werden, erschwert die zusätzliche Bedeckung den Fuse-Prozeß. Außerdem verursacht jede geringe Uniformität stellenweise eine verhältnismäßig dicke Passivierungsschicht, die das Öffnen der Fuses unmöglich machen kann.

Ein weiteres Problem ist darin zu sehen, daß die mittels eines Lasers oder auch die elektrisch geöffneten Fuses freiliegende Schnittkanten aufweisen, die leicht korrodieren können. Darüberhinaus liegt der Schmelzpunkt von Kupfer (1083°C) deutlich über dem Schmelzpunkt anderer in der Halbleitertechnik eingesetzten leitfähigen Materialien (z. B. Al 660°C). Dadurch werden thermische Fuse-Prozesse (elektrisch oder mittels Laser) erheblich erschwert, da die

hohe zum Öffnen der Cu-Fuses erforderliche Energie zur Schädigung der darunterliegenden Schichten bis zur Substratbeschädigung führen kann.

Wegen des hohen Schmelzpunktes und der Oxidbedeckung müssen mittels Laser prozessierte Cu-Fuses gegebenenfalls mehrfach prozessiert werden, um den erforderlichen hohen Fuse-Restwiderstand zu erreichen, was den Anlagendurchsatz erheblich reduziert.

Der Erfindung liegt nunmehr die Aufgabe zugrunde, eine Anordnung von Fuses bei Halbleiterstrukturen mit Cu-Metallisierung zu schaffen, welche die Realisierung von problemlos zu handhabenden Fuses bei Beibehaltung sämtlicher Prozeßschritte der Cu-Technologie erlaubt.

Die der Erfindung zugrundeliegende Aufgabenstellung wird bei einer Anordnung der eingangs genannten Art dadurch gelöst, daß die Fuses als Al-Fuses ausgebildet sind und bei der Cu-Metallisierungsebenen aufweisenden Halbleiterstruktur über der Diffusionsbarriere der obersten Cu-Metallisierungsebene und unter der Passivierungsschicht angeordnet sind.

Durch die Erfindung werden die ansonsten mit der Cu-Technologie einhergehenden Probleme zum Auftreten von Cu-Fuses vollkommen beseitigt. Insbesondere können die Vorteile der Al-Fuses, wie niedrige Schmelztemperatur und die bekannte Technologie auch bei der Cu-Technologie ausgenutzt werden. Eine Veränderung oder Anpassung der Technologie ist nicht erforderlich.

Bevorzugt werden die Al-Fuses in der Ebene der Metallisierung für die Bondpads angeordnet. Damit sind keinerlei zusätzliche technologische Schritte erforderlich, um die Al-Fuses herzustellen, wobei die Metallschicht für die Bondpads aus Al oder einem Metallsandwich hergestellt werden kann. Insbesondere weist die Anordnung der Al-Fuses in der Bondpadebene den besonderen Vorteil auf, daß infolge der vergleichsweise großen Strukturgröße der Bondpads photolithographisch nur eine geringe Auflösung erforderlich ist.

Eine weitere Ausgestaltung der Erfindung ist dadurch gekennzeichnet, daß die Al-Metallisierungsschicht mit Al-Leitbahnen versehen ist, die mit der jeweils obersten Cu-Ebene über Durchkontaktierungen elektrisch verbunden sind und daß die Al-Fuses Bestandteil der Al-Leitbahnen sind.

Um die Al-Fuses besonders leicht öffnen zu können, sind über den Al-Fuses innerhalb der Passivierungsschicht Öffnungen eingebracht, welche die Al-Fuses freihalten.

In einer besonderen Ausgestaltung der Erfindung sind die Al-Fuses als Brücken ausgebildet, die einzelne Leitbahnen der obersten Cu-Metallisierungsebene miteinander elektrisch verbinden.

Die Al-Fuses können auch als Brücken ausgebildet sein, die einzelne Bondpads miteinander verbinden.

Die Erfindung soll nachfolgend an einem Ausführungsbeispiel näher erläutert werden. In den zugehörigen Zeichnungen zeigen:

Fig. 1 eine Draufsicht auf ein in Cu-Technologie hergestelltes Halbleiterbauelement mit erfindungsgemäß angeordneten Al-Fuses; und

Fig. 2 eine Schnittdarstellung durch die Anordnung nach Fig. 1.

Aus den zugehörigen Zeichnungsfiguren ist eine besonders einfach zu realisierende Anordnung von Al-Fuses 1 bei einem mit einer Cu-Metallisierung 1 hergestellten Halbleiterbauelement ersichtlich. Die Basis für die Realisierung der Al-Fuses 1 bildet dabei die oberste Cu-Metallisierungsschicht 2, die in einer Oxid/Nitrid-Schicht 3 eingebettet ist, die als Diffusionsbarriere dient und auf der wie üblich eine Passivierungsschicht 4 angeordnet ist.

Zwischen der Passivierungsschicht 4 und der Oxid/Ni-

trid-Schicht 3 ist eine Al-Metallisierungsebene zur Realisierung von Leitbahnen 5 eingefügt. Diese Leitbahnen 5 sind über Durchkontaktierungen 6 mit den tiefer liegenden Leitbahnen der Cu-Metallisierung 2 verbunden. Weiterhin befinden sich über den Cu-Leitbahnen Öffnungen 7 in der Passivierungsschicht 4 für die Durchkontaktierungen.

Wie aus den Zeichnungsfiguren weiterhin ersichtlich ist, sind einzelne Leitbahnen 5 durch Al-Fuses 1 miteinander verbunden, über denen eine großflächige Öffnung 8 in die Passivierungsschicht 4 eingebracht ist. Damit können die Al-Fuses 1 bei Bedarf problemlos mittels Laser oder elektrisch geöffnet werden. Wegen der vergleichsweise geringen Schmelztemperatur des Aluminiums sind keinerlei Beschädigungen von unter den Al-Fuses 1 liegenden Funktionsschichten zu befürchten.

Der besondere Vorteil der erfindungsgemäßen Anordnung der Al-Fuses ist darin zu sehen, daß deren einfache Handhabung nunmehr auch auf solche Halbleiterbauelemente übertragen werden kann, die eine reine Cu-Metallisierung aufweisen. Weiterhin stellt die Anordnung der Al-Fuses in der Bondpadebene infolge der vergleichsweise großen Strukturgröße der Bondpads nur geringe Anforderungen an den photolithographischen Prozeß, da nur eine geringe Auflösung erforderlich ist.

Bezugszeichenliste

1 Al-Fuse	
2 Cu-Metallisierung	
3 Oxid/Nitrid-Schicht	
4 Passivierungsschicht	
5 Leitbahn	
6 Durchkontaktierung	
7 Öffnung	
8 Öffnung in Passivierungsschicht	

Patentansprüche

1. Anordnung von Fuses bei Halbleiterstrukturen mit Cu-Metallisierung, insbesondere für DRAM-, Logik- und eDRAM-Halbleiterbauelemente mit Cu-Metallisierungsebenen, die von Diffusionsbarrieren bzw. Passivierungsschichten umgeben sind und bei denen auf der obersten Leitbahnebene eine Al-Metallschicht zur Bereitstellung von Al-Bondpads angeordnet ist, die mit einer Passivierungsschicht abgedeckt ist, **dadurch gekennzeichnet**, daß die Fuses als Al-Fuses (1) ausgebildet sind und bei der Cu-Metallisierungsebenen (2) aufweisenden Halbleiterstruktur über der Diffusionsbarriere der obersten Cu-Metallisierungsebene (2) und unter der Passivierungsschicht (4) angeordnet sind.

2. Anordnung nach Anspruch 1, dadurch gekennzeichnet, daß die Al-Fuses (1) in der Ebene der Metallisierungsebene für die Bondpads angeordnet sind.

3. Anordnung nach Anspruch 1 und 2, dadurch gekennzeichnet, daß die Metallschicht für die Bondpads aus Al oder einem Metallsandwich besteht.

4. Anordnung nach den Ansprüchen 1 bis 3, dadurch gekennzeichnet, daß die Al-Metallisierungsschicht mit Al-Leitbahnen versehen ist, die mit der jeweils obersten Cu-Metallisierungsebene (2) über Durchkontaktierungen (6) elektrisch verbunden sind und daß die Al-Fuses (1) Bestandteil der Al-Leitbahnen sind.

5. Anordnung nach den Ansprüchen 1 bis 4, dadurch gekennzeichnet, daß über den Al-Fuses (1) innerhalb der Passivierungsschicht (4) Öffnungen (8) eingebracht sind, welche die Al-Fuses (1) freihalten.

6. Anordnung nach einem der Ansprüche 1 bis 5, da-

durch gekennzeichnet, daß die Al-Fuses (1) als Brücken ausgebildet sind, die einzelne Leitbahnen der obersten Cu-Metallisierungsebene (2) miteinander elektrisch verbinden.

7. Anordnung nach einem der Ansprüche 1 bis 5, dadurch gekennzeichnet, daß die Al-Fuses (1) als Brücken ausgebildet sind, die einzelne Bondpads miteinander verbinden.

Hierzu 1 Seite(n) Zeichnungen

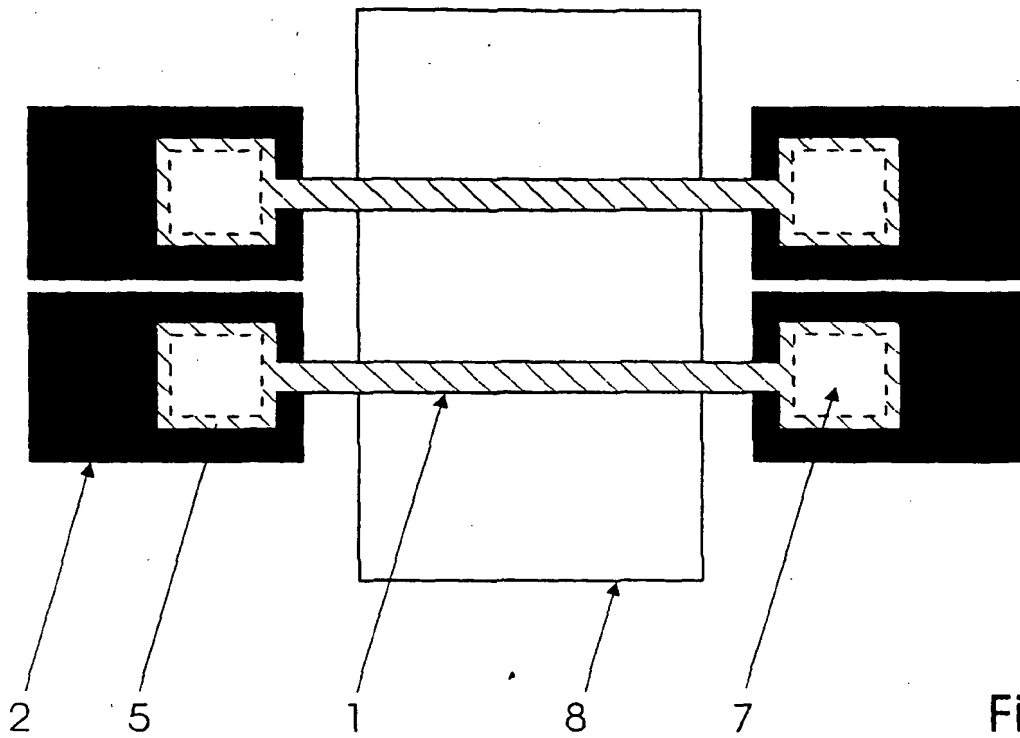


Fig. 1

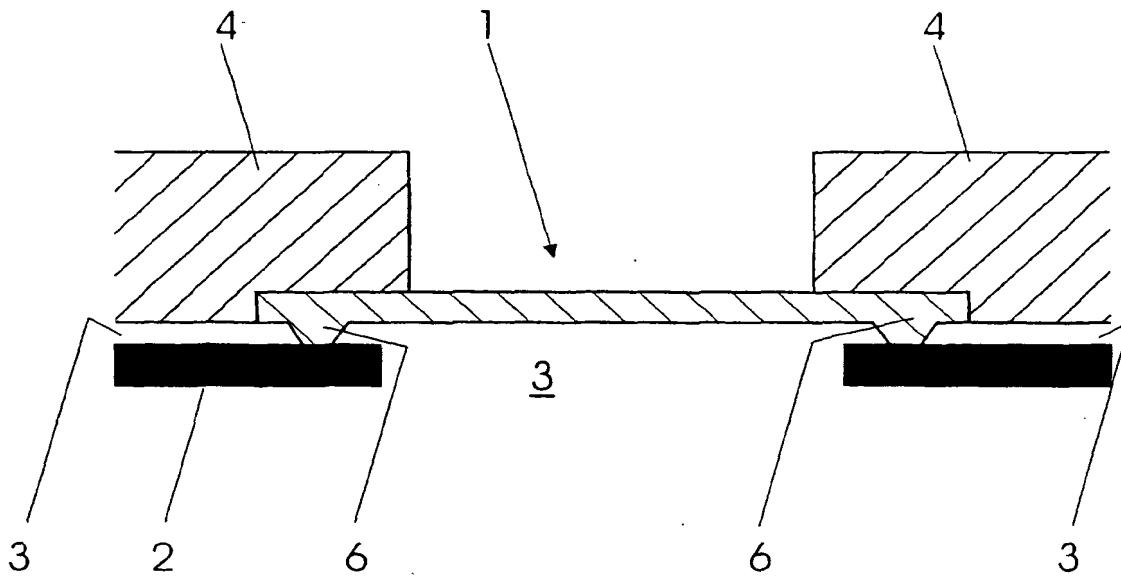


Fig. 2